

Probleme beim Routing von Leiterplatten mit BGA-Komponenten

Von S. J. Luzin, G. S. Petrosjan, und O. B. Polubasov, Eremeks Ltd., St.-Petersburg, Russland

Je höher die Anschlusszahl und -dichte der integrierten Schaltkreise ist, desto größer sind die Anforderungen an die Erstellung eines optimalen Leiterplattenlayouts. Insbesondere hochpolige BGA stellen an den Layouter hohe Designfähigkeiten. Je nach seinem Wissen und seiner Herangehensweise wächst oder fällt die Anzahl der für die Entflechtung erforderlichen Leiterplattenlagen – und damit auch der Fertigungspreis. In diesem Beitrag wird dieses anhand unterschiedlicher Routingmethoden der Leiterzüge demonstriert.

The higher the number of interconnections and population density of integrated circuits, the greater the demands on achieving optimum printed circuit board layout. In particular, BGAs with high pin counts, present a challenge to the layout designer. Depending on their experience and the approach adopted, a greater or smaller number of board layers will be specified in order to achieve a solution, and this will be reflected in the manufacturing price of the board. These concepts are here illustrated in terms of various routing methods and track patterns.

Das Routing von dicht positionierten Kontakten stellt eine schwierige Aufgabe für die meisten CAD-Tools dar. Das übliche sequentielle Verlegen der Leiterzüge führt schnell zur Sperrung von Kontaktflächen in einem bestimmten Bereich. In *Abbildung 1* ist ein Entflechtungsbeispiel gezeigt, wo nur 4 statt der 28 möglichen Kontakten herausgeführt wurden.

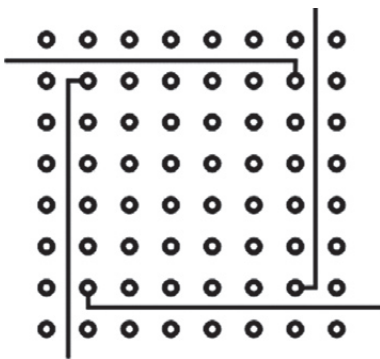


Abb. 1: Blockierung von Kontaktpads

Diese Art des sequentiellen Routings bringt vielfache Leiterzugkreuzungen mit sich und damit überflüssige Vias, was wiederum eine Erhöhung der Kontaktdichte verursacht. In *Abbildung 2* ist ein Ausschnitt aus einer realen Entflechtung zu sehen,

die mit einem Shape-based Router durchgeführt wurde. Im Ergebnis des sequentiellen Routings ohne Analyse der mehrfachen Leiterzugkreuzungen entstehen vier Vias in der Mitte.

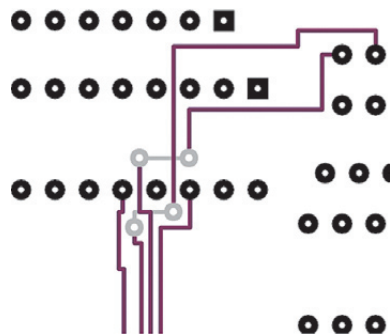


Abb. 2: Überflüssige Vias, verursacht durch mehrfache Leiterzugkreuzungen

BGA (Ball Grid Array) auf einer Leiterplatte bringen hohe Padanordnungsichten mit sich. Aus diesem Grunde werden die inneren BGA-Kontakte normalerweise entweder manuell oder mit Hilfe einer Schablone entflechtet. Dabei ist es wichtig, die innen liegenden Kontakte nicht zu blockieren und alle Leiterzüge auf die Peripherie des Bauelemen-

tes zu führen. Diese Aufgabe wird noch wesentlich schwieriger, wenn auf der Leiterplattenrückseite Entkopplungskondensatoren angeordnet werden. Weiterer Bestandteil des Routings einer BGA-Umgebung ist aber auch die Minimierung der Anzahl der Verbindungslagen, der summaren Leiterzuglänge und der Anzahl der Vias.

Minimierung der Lagenanzahl

Zunächst soll der Fall betrachtet werden, dass alle Vias Durchkontaktierungen sind, also sich die Kontaktpads auf allen Lagen befinden.

Wenn man von n Reihen mit jeweils n Kontaktpads ausgeht, dann ist die Anzahl der Kanäle an der Matrixperipherie gleich $4(n-1)$ und die Anzahl der innen liegenden Kontaktpads gleich $(n-2)^2$.

Nun soll die maximale Größe der Matrix bestimmt werden, die auf einem Layer entflechtet werden kann unter der Voraussetzung, dass zwischen zwei Durchkontaktierungen nur ein Leiterzug hindurch geführt wird. Es ist notwendig, dass die Anzahl der freien Kanäle nicht kleiner als die Anzahl der inneren Kontaktpads ist:

$$4(n-1) \geq (n-2)^2$$

Daraus folgt, dass

$$n \leq 4 + \sqrt{8}$$

sein muss. Die maximale ganze Zahl n , die diese Bedingung erfüllt, ist gleich 6. Bei $n = 7$ fehlt ein Kanal (Anzahl der Kanäle = 24, Anzahl der innen liegenden Kontakte = 25).

Daraus folgt für die minimale Layeranzahl L der Entflechtung:

$$L = \frac{(n-2)^2}{4(n-1)} + \frac{n-1}{4}$$

($[x]$ ist eine ganze Zahl, die nicht größer als x ist).

Allerdings ist es nur unter der Voraussetzung möglich, dass die Anzahl der verfügbaren Kanäle auf jedem Layer konstant bleibt.

Wenn die Entflechtung vom äußeren Perimeter (von der Matrixperipherie zur Mitte) durchgeführt wird, verringert sich die Anzahl der verfügbaren Kanäle mit jeder neuen Lage auf acht. Mit Vergrößerung der Layeranzahl während der Entflechtung in Richtung Bauelementmitte erhöht sich die Anzahl der

nicht komplett entflehteten Leiterzüge sehr schnell (Gliederanzahl der arithmetischen Reihe). Auf der ersten Lage werden die Leiterzüge erst des äußeren und des folgenden Perimeter und auch zusätzlich vier innere Leiterzüge herausgeführt. Ab der zweiten Lage werden die Kontakte des nächsten Perimeters plus vier innere Kontakte rausgeführt.

Die Lagenanzahl für die Entflechtung ist dann gleich:

$$L = \frac{n-1}{2} + \sqrt{\frac{n-1}{2}}$$

Damit wird bei einer solchen Strategie fast die doppelte Lagenzahl benötigt, als es wirklich notwendig ist. In *Abbildung 3* sind die ersten acht Entflechtungslagen für ein BGA mit 780 Kontakten und der Strategie *von der Peripherie zur Mitte* dargestellt. Um die Entflechtung abzuschließen, sind noch drei weitere Lagen nötig (es bleibt eine Matrix 8×8 plus 4 weitere Kontakte).

In *Abbildung 4* ist eine Entflechtungsvariante dargestellt, die zu keiner Verringerung der Entflechtungskanäle auf jedem Layer führt. Im Endergebnis wird das BGA mit 7 statt 11 Lagen komplett entflechtet.

Bei der Verwendung von Burried Vias gilt folgendes: Wenn der Stromkreis auf irgendeiner Lage entflechtet wird, fehlt auf den weiteren Lagen ein Kontaktpad. Bei der Entflechtung von der Peripherie zur Mitte werden pro Lage zwei äußere Perimeter plus vier innere Kontaktpads entflechtet. Die Layeranzahl ist dann gleich:

$$L = \frac{n-1}{4} + \sqrt{\frac{n-1}{4}}$$

Das Problem der Reduzierung der Anzahl der verfügbaren Kanäle ist dann noch nicht gelöst.

Bei der Entflechtung aus der Mitte wird die Matrix der Durchkontaktierungen in vier Untermatrizen aufgeteilt, wobei deren Größe verringert und der Abstand zwischen ihnen vergrößert wird. Dies ermöglicht, die Leiterzüge nicht nur von den äußeren, sondern auch von den inneren Reihen zu verlegen. Zum Beispiel beim Abstand zwischen den Kontaktpads von 1 mm, Paddurchmesser von 0,5 mm

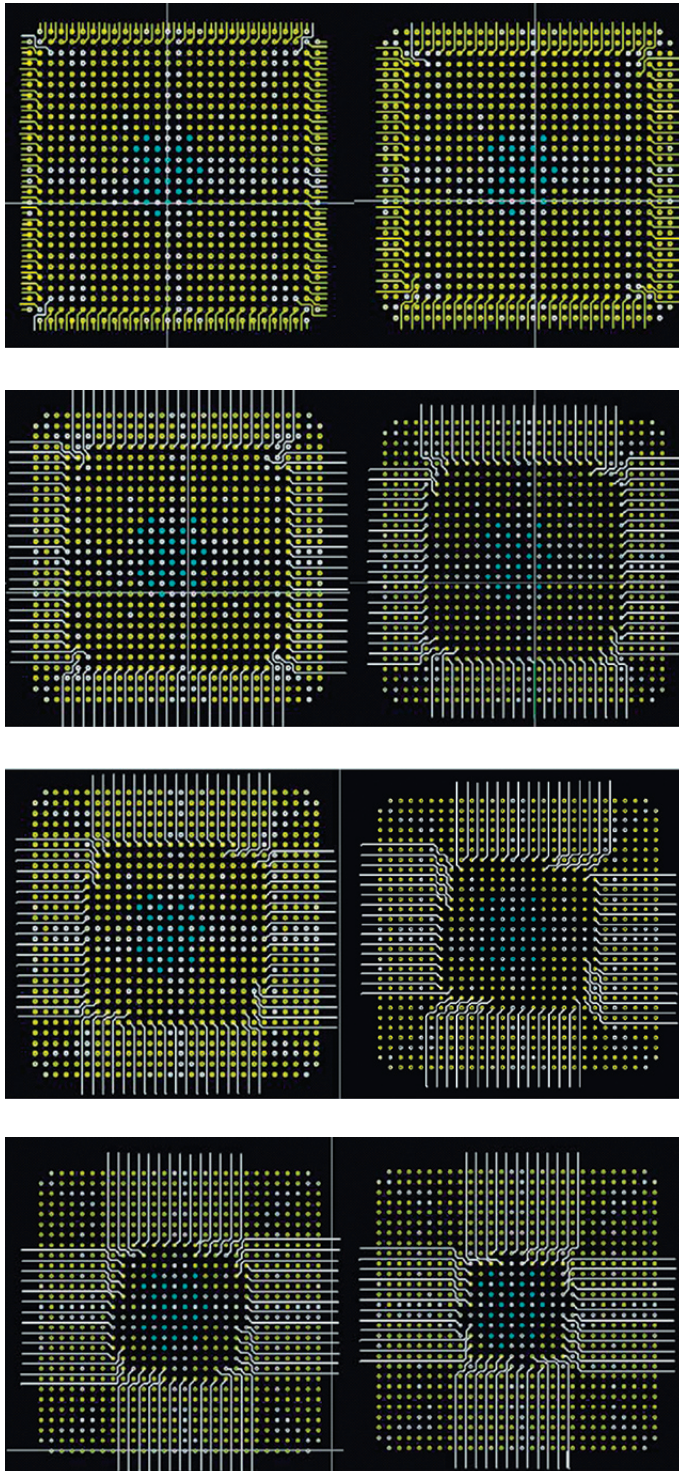


Abb. 3: Routing von der Peripherie zur Mitte

und Leiterzugbreite und Abstand von 0,15 mm vergrößert sich der Abstand zwischen den einzelnen Matrizen mit jedem Layer auf 2 mm. Das führt dazu, dass man mindestens 24 Leiterzüge mehr verlegen kann, als auf dem vorherigen Layer. Dabei ist zu beachten, dass sich die Anzahl der für die Entflechtung verfügbaren Kontaktpads durch die Reduzierung des inneren Perimeters nur auf 16 verringert.

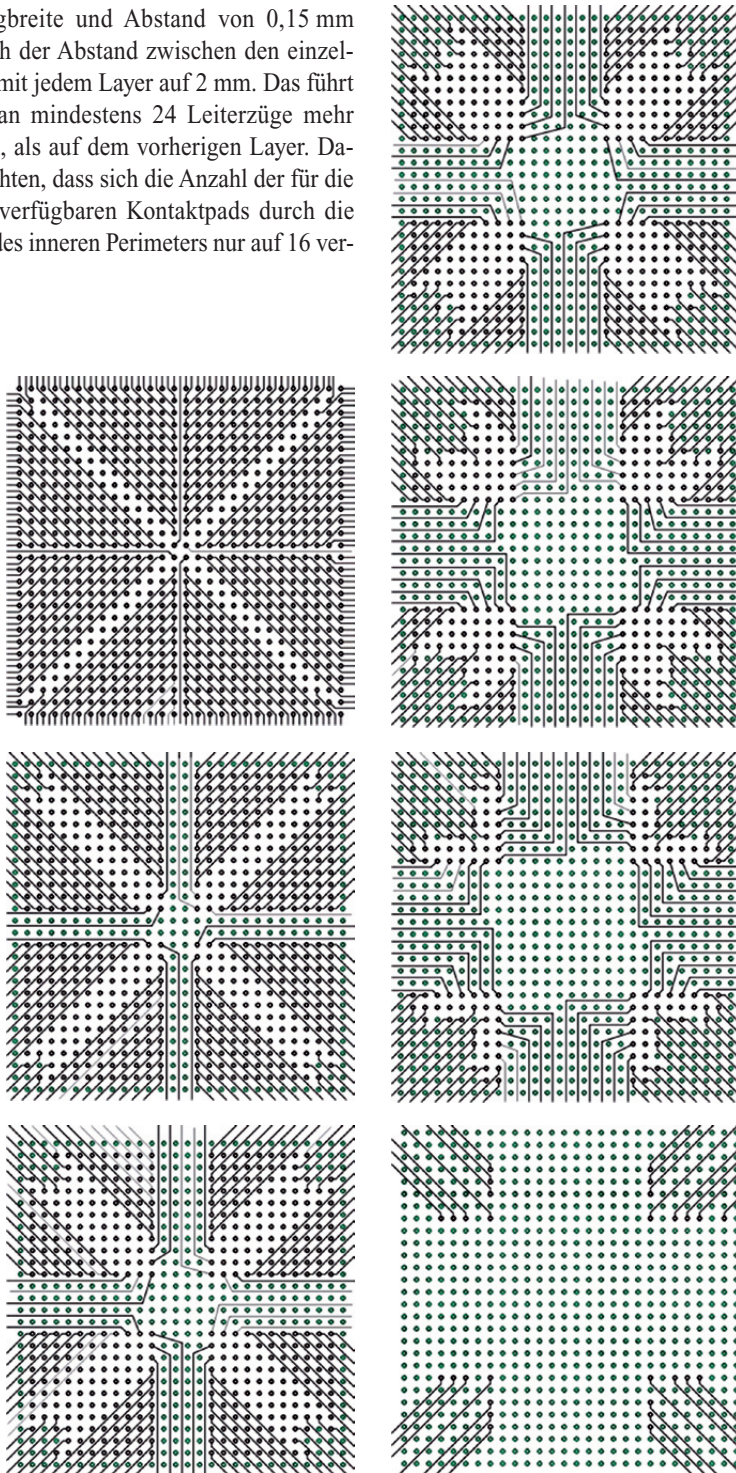


Abb. 4: Routing von BGA aus der Mitte zur Peripherie

Damit ist der Faktor

$$L = \frac{(n \cdot 2)^2}{8(n \cdot 1)} \cdot \frac{n \cdot 1}{8}$$

für große Matrizen wesentlich überschätzt.

Somit werden für die Entflechtung der integrierten Schaltung, die in *Abbildung 3* dargestellt ist, mit der Verwendung von Buried Vias und Entflechtung von der Peripherie zur Mitte sechs Lagen benötigt. Bei Umkehrung der Richtung benötigt man nur vier Lagen. In [1] ist eine Variante für das Fan-out eines BGA mit Hilfe von μ -Vias vorgeschlagen. Die μ -Vias von den benachbarten BGA-Reihen werden einander entgegengesetzt ausgerichtet und auf einer Linie positioniert (*Abb. 5*).

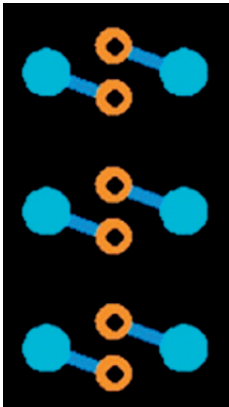


Abb. 5: Anordnung von Microvias mit Ausrichtung der Reihen

Im Vergleich zum klassischen Positionieren von Kontaktierungen (*Abb. 6a*) ermöglicht diese Methode eine *Auslichtung* von Spalten oder Reihen der Kontaktmatrix (*Abb. 6b*). Der Abstand zwischen den Kontakten verdoppelt sich und das Fehlen einer Kontaktreihe ermöglicht es, in einem breiteren Kanal zwei Leiterzüge mehr zu führen als in zwei benachbarten Kanälen bei einer klassischen Kontaktierungslage. Die Möglichkeit der Entflechtung in der orthogonalen Richtung wird dadurch allerdings blockiert und macht die Entflechtung in diagonalen Richtung unmöglich.

Bei der Entflechtung von der Peripherie zur Mitte erlaubt die vorgeschlagene Methode im besten Fall,

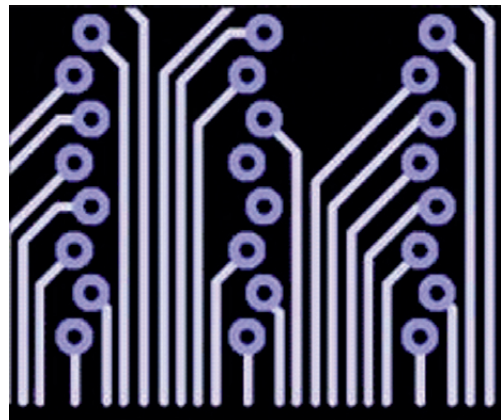
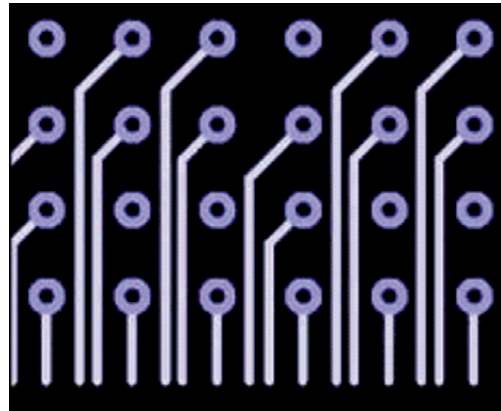


Abb. 6: Anordnung von Microvias: klassisch (oben) und Anordnung mit der Auslichtung der Spalten (unten)

eine Lage einzusparen. Deshalb ist es sinnvoll, die beschriebene Methode bei der Entflechtung von relativ kleinen BGA anzuwenden.

Es muss betont werden, dass eine beachtliche Kontaktanzahl eines BGA normalerweise an die Stromversorgung und Masse über Zwischenlagenverbindungen angeschlossen ist, so dass diese Verbindungen nicht auf die Peripherie geführt werden müssen. Wenn man die Anzahl solcher Kontakte und auch die Menge nicht benutzter Kontakte kennt, kann die Anzahl der minimal erforderlichen Lagen entsprechend korrigiert werden.

Komplexität der Formalisierung

Die IC-Hersteller sehen es nicht als ihre erstrangige Pflicht an, die Aufgabe eines Layouters zu erleich-

tern. Die Kontakte von BGA weisen oft keine regelmäßige Struktur auf (Abb. 7), sondern eine größere Anzahl von verschiedenen, teilweise gleichmäßigen Strukturen (Abb. 8 und 9). Die Vielfalt ist dabei recht groß.

Es ist schwierig, ein universelles Modell zu entwickeln – und die Erarbeitung von verschiedenen Modellen für jede Konstruktion ist sehr aufwendig. Aus diesem Grund wird ein BGA normalerweise manuell entflechtet. Allerdings ist eine manuelle Entflechtung mit guter Qualität problematisch.

Dafür gibt es mehrere Gründe:

- Herausführen auf die Peripherie mit Hilfe einer Schablone berücksichtigt nicht die realen Leiterzugrichtungen. Für einen einzelnen Leiterzug kann die Schablone eine Richtung vorgeben, die der notwendigen Richtung genau entgegengesetzt ist. Im Endeffekt kann es sowohl zu einer überhöhten gesamten Leiterzuglänge als auch zu einer größeren Anzahl von Durchkontaktierungen führen
- Vorhandensein von funktionell äquivalenten Kontakten. Umbestimmung von Leiterzügen für andere Kontakte mit Berücksichtigung der Leiterzugrichtungen und der Minimierung der Kreuzungsanzahl ist eine zu aufwendige Aufgabe für den manuellen Prozess
- Vorhandensein von den Kondensatoren auf der Rückseite der Leiterplatte. Hier gibt es zwei Probleme: ein korrektes Positionieren von Zwielpolern mit einer minimalen Versperrung der möglichen Orte für Durchkontaktierungen und korrekte Zuweisung von mehreren Kontakten zu einer Durchkontaktierung bei Platzmangel

Die Platzierung von Kondensatoren wird durch die Lage der Stromversorgungs- und Massekontakte bestimmt. Die einfachste Variante ist die Platzierung dieser Kontakte in der Mitte von BGA (Abb. 10). In diesem Fall wird auch die Entflechtung vereinfacht, weil die Kontakte in der Mitte nicht auf die Peripherie geführt werden müssen.

Für die Sicherstellung der Signalintegrität müssen die Stromversorgungs- und Massekontakte gleichmäßig zwischen den anderen Kontakten platziert werden, was zum Beispiel von der *Xilinx* (Abb. 11) realisiert wird. In diesem Fall wird die Aufgabe der Kondensatorplatzierung jedoch erschwert.

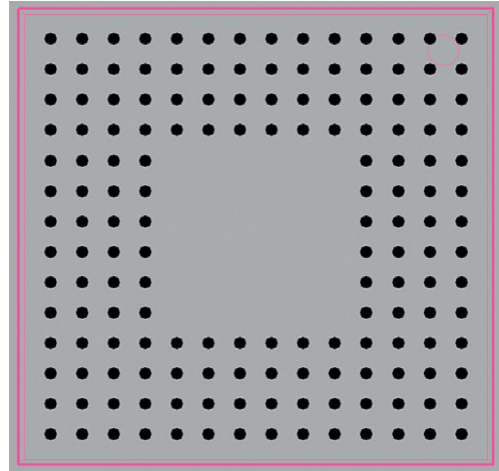


Abb. 7: Gleichmäßige Anordnung von BGA-Anschlüssen

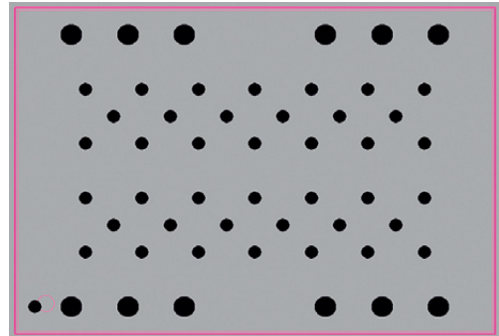


Abb. 8: Teilweise gleichmäßige Anordnung von BGA-Anschlüssen

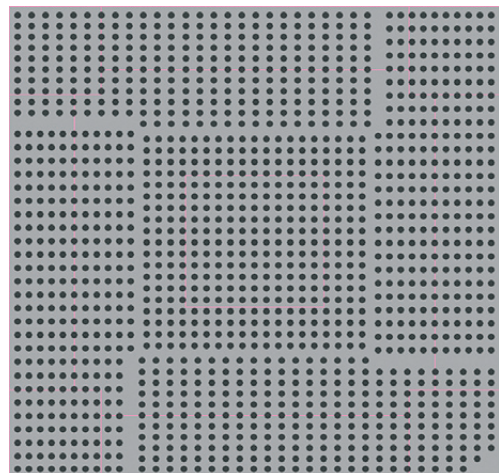


Abb. 9: Teilweise gleichmäßige Anordnung von BGA-Anschlüssen

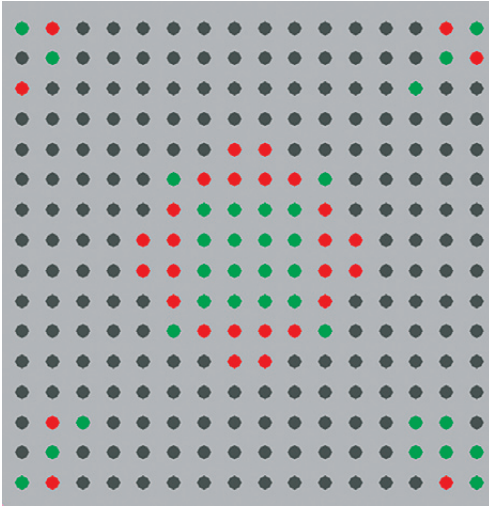


Abb. 10: Anordnung der Leiterzüge mit einer größeren Strombelastung in der Mitte eines BGA

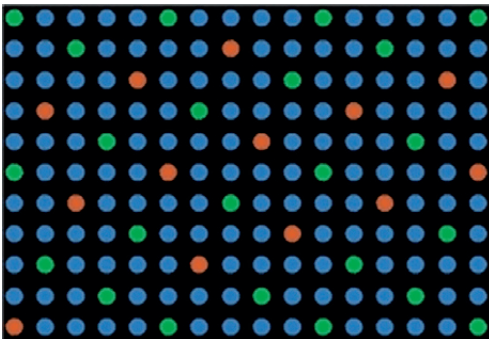


Abb. 11: Dezentralisierung der Spannungsversorgung- und Masseleitungen

Routing von BGA mit dem Programm *TopoR*

Das Programm *TopoR* [2] hat keines der oben beschriebenen Nachteile, die für die üblichen Layoutprogramme typisch sind. Mit dem *TopoR* werden die vielfachen Leiterzugkreuzungen entfernt, ohne dabei die Anzahl von Durchkontaktierungen zu erhöhen. Dabei braucht man keine Schablone, die sonst eine Kontaktblockierung verhindert. Zunächst werden die Verbindungen auf den verschiedenen Lagen positioniert und das *Spinnweb* der sich kreuzenden Leiterzüge gelöst, danach wird der Bus in die richtige Richtung geführt. Dabei wird die minimale Gesamtlänge der Verbindungen sichergestellt.

Im *CAD TopoR* wird im Optimierungsschritt die Position der Durchkontaktierungen auf einem Leiterzug nicht fixiert. Der Übergang wird als ein Teil des Leiterzuges zwischen zwei benachbarten Kreuzungen oder zwischen der Kreuzung und dem nächsten Kontakt oder zwischen zwei Kontakten, die auf unterschiedlichen Lagen platziert sind, interpretiert. Diese Methode erlaubt eine effizientere Nutzung des Montageraumes. Allerdings führt es in manchen Fällen zur Entstehung von engen Stellen, weil die realen Abmessungen der Durchkontaktierungen nicht berücksichtigt werden. Gerade im BGA-Bereich ist es nicht wünschenswert, die Leiterzuglängen zwischen Kontakt und Durchkontaktierung zu erhöhen, weil es den Zugang zu den weiteren Kontaktpads blockieren kann. Aus diesem Grund wird im Programm *TopoR* für die Entflechtung von solchen Bereichen eine spezielle Herangehensweise angewendet.

Die Aufgabe besteht darin, ein BGA und die Entkopplungskondensatoren mit einer minimalen Verletzung von konstruktiven und technologischen Einschränkungen (constraints) zu entflechten. Dabei sollen folgende Anforderungen erfüllt werden:

- Wenn möglich Kurzschlüsse zwischen den benachbarten Kontakten vermeiden
- Es ist wünschenswert, dass jeder Kontakt (abgesehen von den äußeren Padreihen) über ein eigenes Via verfügt, statt mehrere Kontakte an ein Via anzuschließen
- Wenn möglich die Durchkontaktierungen außerhalb des Bauelementgehäuses zu platzieren

In *Abbildung 12* ist ein Modell eines BGA im topologischen Modell des Entflechtungsraumes einer Leiterplatte dargestellt. Die kleinen Kreise kennzeichnen die Zerlegungsspitzen, die die BGA-Kontakte symbolisieren, die großen Kreise kennzeichnen die Spitzen, die die Zellen für die Durchkontaktierungen symbolisieren. Eine Zelle entspricht dem Bereich zwischen vier benachbarten Kontakten. Jeder eingesetzte Kontakt ist mit einer Zelle (abgesehen von den äußeren Padreihen) verbunden. Ein nicht ausgefüllter Zellenkreis bedeutet, dass die Zelle nicht verbunden ist. Die Pfeile zeigen die ursprüngliche Zellenbestimmung für die Kontakte unter der Bedingung, dass alle Zellen zur Verfügung stehen.

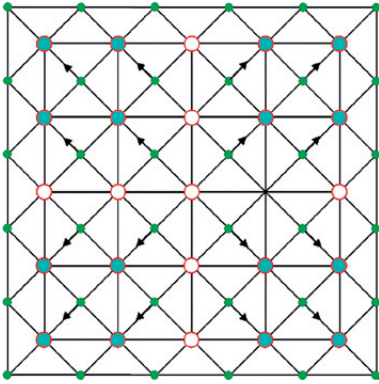


Abb. 12: Modell eines BGA im topologischen Modell des Entflechtungsraumes einer Leiterplatte

Das bedeutet, dass vor der Bestimmung jede Zelle *frei* ist. Im Bezug auf einen Kontakt kann sie *eigen*, *fremd* und *ungebunden* sein. Nach der Bestimmung ist die Zelle *zugewiesen* und im Bezug zum Kontakt kann sie dem *eigenen* und dem *fremden* Stromkreis gehören.

Das Programm *TopoR* platziert die Durchkontaktierungen in die Zellen und führt die optimale Stromkreisbestimmung aus. Die BGA-Kontakte und die Entkopplungskondensatoren, die mit der Masse und der Stromversorgung verbunden sind, werden nach einer speziellen Methode bearbeitet. Die Kenntnis über die genaue Lage und die Abmessungen der Durchkontaktierungen ermöglicht ihre Berücksichtigung während des Optimierungsprozesses und die Vermeidung einer großen Anzahl enger Stellen. Dabei werden alle Vorteile einer topologischen Entflechtung erhalten, inklusive der Reduzierung der gesamten Leiterzuglänge und der Anzahl der Durchkontaktierungen.

In *Abbildung 13* ist die Entflechtung eines BGA mit 1020 Kontakten gezeigt, die mit dem Programm *TopoR* durchgeführt wurde. Zwischen den Kontakten passen zwei Leiterzüge durch, wodurch auf einer Lage $124 \cdot 2 = 248$ Leiterzüge geführt werden können. Die Anzahl der Kontakte im inneren Bereich beträgt: $1020 - 120 = 900$. Dieses BGA enthält 257 nicht verwendete Kontakte und 198 Kontakte, die an die Stromversorgung und Masse angeschlossen und mit Hilfe von Durchkontaktierungen mit der Metallisierung der inneren Lagen verbunden sind.

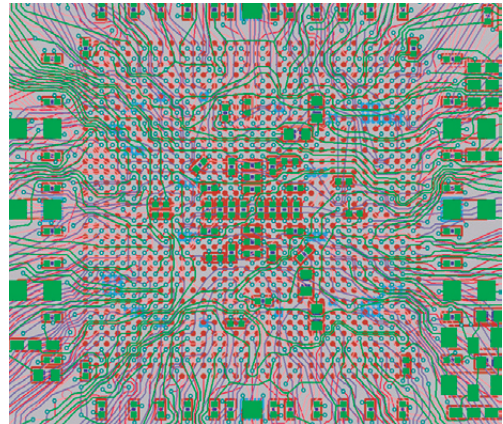


Abb. 13: Entflechtung eines BGA mit dem Programm TopoR

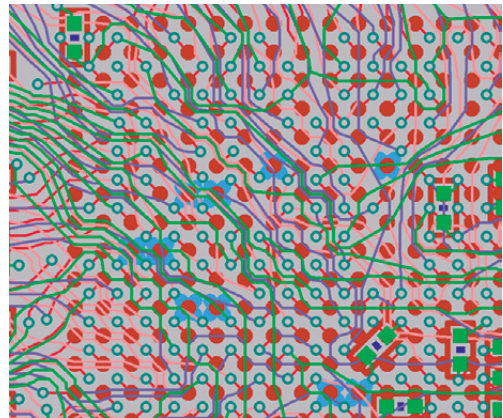


Abb. 14: Detail der Entflechtung eines BGA mit dem Programm TopoR

Das heißt, dass $900 - 455 = 545$ Leiterzüge entflechtet werden müssen. Zwei Lagen sind nicht ausreichend, aber drei Lagen (Top-Layer und zwei Innenlayer) sind mehr als genug.

Hinweis

Eine ausführliche Dokumentation und Demo-Programmversion der aktuellen TopoR-Version 4.2 steht unter www.freestyleteam.com zum kostenlosen Download bereit (auch in englischer Sprache).

Literatur

- [1] Ch. Pfeil: BGA Breakouts and routing: Effective Design Methods for Very Large BGAs, Mentor Graphics, 2008, 177p
- [2] S. Luzin, O. Polubasov: Optimierung von Layouts mit TopoR, Produktion von Leiterplatten und Systemen, Heft 9, 2008, S.1852-1856

Kontaktadresse

Eremeks Ltd., 198905, Russland, St.-Petersburg, ul. Ivana Chernych, 29A, Tel. 007/812/448-0444, luzin@eremeks.com, www.eremeks.com